



Universiteit
Leiden
The Netherlands

Estimation and Optimization of the Performance of Polyhedral Process Networks

Haastregt, S. van

Citation

Haastregt, S. van. (2013, December 17). *Estimation and Optimization of the Performance of Polyhedral Process Networks*. Retrieved from <https://hdl.handle.net/1887/22911>

Version: Corrected Publisher's Version

License: [Licence agreement concerning inclusion of doctoral thesis in the Institutional Repository of the University of Leiden](#)

Downloaded from: <https://hdl.handle.net/1887/22911>

Note: To cite this publication please use the final published version (if applicable).

Cover Page



Universiteit Leiden



The handle <http://hdl.handle.net/1887/22911> holds various files of this Leiden University dissertation.

Author: Haastregt, Sven Joseph Johannes van

Title: Estimation and optimization of the performance of polyhedral process networks

Issue Date: 2013-12-17

SAMENVATTING

Deze dissertatie beschrijft methodes die het ontwerpproces van applicatiespecifieke multiprocessorsystemen vereenvoudigen voor de ontwerper. Dit ontwerpproces wordt in toenemende mate ingewikkelder, vanwege toenemende complexiteit, toenemende vraag naar rekenkracht en tijdsdruk van de markt. Om het ontwerpproces voor toekomstige generaties van multiprocessorsystemen behapbaar te houden, dient het ontwerpproces op systeemniveau plaats te vinden. Hiertoe gebruiken wij de Daedalus methodologie. We introduceren de Daedalus methodologie in Hoofdstuk 1. De Daedalus methodologie voorziet in een voorwaarts ontwerpproces van systeemniveau naar FPGA implementatie. Echter, de Daedalus methodologie voorziet nog niet in een ontwerpproces waarin een FPGA implementatie met door de ontwerper bepaalde prestatiekenmerken wordt afgeleid vanuit een systeemniveau ontwerp. Deze dissertatie levert daartoe een bijdrage.

De Daedalus methodologie maakt gebruik van het Polyhedrale Proces Netwerk (PPN) model, welke een belangrijke rol speelt in het vervolg van de dissertatie. We introduceren het PPN model alsmede enkele gerelateerde modellen in Hoofdstuk 2.

In Hoofdstuk 3 presenteren we uitbreidingen op bestaande technieken om PPN's te implementeren in FPGA-technologie. Deze uitbreidingen zijn noodzakelijk om industrieel relevante applicaties te kunnen implementeren in de Daedalus methodologie.

In Hoofdstuk 4 behandelen we vier verschillende methodes om de prestaties van een applicatie gemodeleerd als PPN te bepalen. De eerste techniek omvat simulatie op registerniveau. De tweede techniek omvat simulatie op systeemniveau middels SystemC modelering. De derde techniek omvat het analytisch bepalen van het maximale lus gemiddelde. De vierde techniek omvat instrumentatie van de sequentiële code.

In Hoofdstuk 5 behandelen we vier transformaties om de prestaties van PPNs te beïnvloeden. De eerste transformatie omvat het splitsen van een proces. De tweede transformatie omvat het samenvoegen van twee processen. De derde transformatie omvat het verhogen van de doorvoer middels het toevoegen van onafhankelijke datastromen. De vierde transformatie omvat het verhogen van de doorvoer middels het wijzigingen van de volgorde waarin procesiteraties worden uitgevoerd. We geven

richtlijnen om aan hand van applicatie analyse transformaties and transformatieparameters te selecteren zodat door de ontwerper bepaalde prestatiekenmerken behaald worden.

In Hoofdstuk 6 behandelen we het ontwerpproces van een industrieel relevante applicatie gebruikt in draadloze communicatie. We vergelijken een ontwerpproces middels een commerciële C-naar-RTL methode met de Daedalus methode. Met beide methodes zijn we in staat om de gewenste architectuur te verkrijgen.

Het werk beschreven in deze dissertatie omvat een systeemniveau ontwerpproces waarbij in een vroeg stadium rekening gehouden wordt met prestatie-eisen van het te ontwerpen systeem. Hiermee kan een designer beoordelen of een gegeven prestatie-eis haalbaar is, alvorens een tijdrovend syntheseproces op te starten.